

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

PAT-NO: JP02001326363A

DOCUMENT-IDENTIFIER: JP 2001326363 A

TITLE: SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING  
THE  
SAME

PUBN-DATE: November 22, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
ONUMA, HIDETO	N/A
KOKUBO, CHIHO	N/A
TANAKA, KOICHIRO	N/A
MAKITA, NAOKI	N/A
TSUCHIMOTO, SHUHEI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SEMICONDUCTOR ENERGY LAB CO LTD	N/A
SHARP CORP	N/A

APPL-NO: JP2001063540

APPL-DATE: March 7, 2001

INT-CL (IPC): H01L029/786, H01L021/336, G02F001/1368, H01L021/20  
, H01L027/08

ABSTRACT:

PROBLEM TO BE SOLVED: To eliminate a problem that, a crystallization process for an amorphous semiconductor film, metal elements are introduced onto the amorphous semiconductor film and then a heat treatment is performed, furthermore laser annealing is performed to obtain a crystalline semiconductor film with improved crystallinity, and if a thin film transistor(TFT) is manufactured based on such a crystalline semiconductor film, there are improvements in electrical characteristics of the TFT, but at the same time, there are possibilities that a variation in the electrical characteristics

between each TFT is increased.

**SOLUTION:** In the crystallization process for an amorphous semiconductor film, metal elements are introduced onto the amorphous semiconductor film, and then a heat treatment is performed to obtain a first crystalline semiconductor film which has a crystallized region spotted with amorphous regions. The heat treatment conditions are so controlled as to hold down the amorphous regions within a specified range of area. The first crystalline semiconductor film undergoes laser annealing to be converted into a second crystalline semiconductor film. A TFT manufactured base on the second crystalline semiconductor film has a little variation in electrical characteristics.

COPYRIGHT: (C)2001,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-326363

(P2001-326363A)

(43) 公開日 平成13年11月22日 (2001. 11. 22)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テリトリー (参考)
H 0 1 L 29/786		G 0 2 F 1/1368	
21/336		H 0 1 L 21/20	
G 0 2 F 1/1368		27/08	3 3 1 E
H 0 1 L 21/20		29/78	6 2 7 G
27/08	3 3 1		6 1 8 Z
審査請求 未請求 請求項の数22 O L (全 25 頁)			

(21) 出願番号 特願2001-63540 (P2001-63540)

(22) 出願日 平成13年3月7日 (2001. 3. 7)

(31) 優先権主張番号 特願2000-62955 (P2000-62955)

(32) 優先日 平成12年3月8日 (2000. 3. 8)

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願2000-62981 (P2000-62981)

(32) 優先日 平成12年3月8日 (2000. 3. 8)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 大沼 英人

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 小久保 千穂

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置及びその作製方法

(57) 【要約】

【課題】非晶質半導体膜の結晶化工程において、前記非晶質半導体膜上に金属元素を導入して加熱処理を行なった後、さらにレーザアニールを行なって結晶性が向上された結晶質半導体膜を得る。前記結晶質半導体膜を基に薄膜トランジスタ (T F T) を作製すると、T F T の電気的特性は向上するが、同時に前記電気的特性のばらつきが顕著になる場合があった。

【解決手段】非晶質半導体膜の結晶化工程において、前記非晶質半導体膜上に金属元素を導入して加熱処理を行なって、結晶化領域を有し、かつ、前記結晶化領域の中に非晶質領域が点在する第1の結晶質半導体膜を得る。このとき、前記加熱処理の条件を調整することにより、前記非晶質領域を所定の範囲に収める。前記第1の結晶質半導体膜にレーザアニールを行ない、第2の結晶質半導体膜を得る。前記第2の結晶質半導体膜を基に作製したT F T の電気的特性は、ばらつきの少ないものが得られる。

## 【特許請求の範囲】

【請求項1】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させた第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程とを有し、前記第1の結晶質半導体膜のTFTの活性層となる領域は、92～99%が結晶化していることを特徴とする半導体装置の作製方法。

【請求項2】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させた第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程とを有し、前記第2の工程により形成された前記第1の結晶質半導体膜は、TFTの活性層となる領域に於いて92～99%が結晶化し、前記第3の工程により形成された前記第2の結晶質半導体膜は、前記TFTの活性層となる領域に於いて99%以上結晶化することを特徴とする半導体装置の作製方法。

【請求項3】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させた第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程とを有し、前記第1の結晶質半導体膜のTFTの活性層となる領域は、94～99%が結晶化していることを特徴とする半導体装置の作製方法。

【請求項4】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させた第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程とを有し、前記第2の工程により形成された前記第1の結晶質半導体膜は、TFTの活性層となる領域に於いて94～99%が結晶化し、前記第3の工程により形成された前記第2の結晶質半導体膜は、前記TFTの活性層となる領域に於いて99%以上結晶化することを特徴とする半導体装置の作製方法。

【請求項5】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させた第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程とを有し、前記第1の結晶質半導体膜のTFTの活性層となる領域のうち

非晶質領域の総面積は前記TFTの活性層となる領域の面積に対して1～8%とすることを特徴とする半導体装置の作製方法。

【請求項6】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させた第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程とを有し、前記第2の工程により形成された前記第1の結晶質半導体膜は、TFTの活性層となる領域のうち非晶質領域の総面積が、前記TFTの活性層となる領域の面積に対して1～8%とし、前記第3の工程により形成された前記第2の結晶質半導体膜は、前記TFTの活性層となる領域に於いて非晶質領域が1%以下とすることを特徴とする半導体装置の作製方法。

【請求項7】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させた第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程とを有し、前記第1の結晶質半導体膜のTFTの活性層となる領域のうち非晶質領域の総面積は、前記TFTの活性層となる領域の面積に対して1～6%であることを特徴とする半導体装置の作製方法。

【請求項8】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させた第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程とを有し、前記第2の工程により形成された前記第1の結晶質半導体膜は、TFTの活性層となる領域のうち非晶質領域の総面積が前記TFTの活性層となる領域の面積に対して1～6%とし、前記第3の工程により形成された前記第2の結晶質半導体膜は、前記TFTの活性層となる領域に於いて非晶質領域が1%以下とすることを特徴とする半導体装置の作製方法。

【請求項9】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させ、複数の非晶質領域を持つ第1の結晶質半導体膜を形成する第2の工程と、前記第1の結晶質半導体膜にレーザビームを照射して第2の結晶質半導体膜を形成する第3の工程と、を有し、前記第1の結晶質半導体膜のTFTの活性層となる領域に於いて、前記複数の非晶質領域の各々の面積は $1.0\mu\text{m}^2$ 以下であり、かつ、前記複数の非晶質領域のうち、少なくとも1つの非晶質領域の面積は $0.3\mu$

m<sup>2</sup>以上であることを特徴とする半導体装置の作製方法。

【請求項10】 請求項1乃至9のいずれか一項に於いて、前記金属元素は、Ni、Pd、Pt、Cu、Ag、Au、Al、In、Sn、Pb、P、As、Sbから選ばれた一種または複数種類の元素であることを特徴とする半導体装置の作製方法。

【請求項11】 請求項1乃至9のいずれか一項に於いて、前記金属元素は、8族、1B族、3B族、4B族、5B族元素から選ばれた一種または複数種類の元素であることを特徴とする半導体装置の作製方法。

【請求項12】 請求項1乃至11のいずれか一項に於いて、前記半導体装置は、液晶表示装置、またはイメージセンサであることを特徴とする半導体装置の作製方法。

【請求項13】 請求項1乃至11のいずれか一項に於いて、前記半導体装置は、携帯電話、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、パーソナルコンピュータ、DVDプレイヤー、電子書籍、または携帯型情報端末であることを特徴とする半導体装置の作製方法。

【請求項14】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理により、TFTの活性層となる領域の92～99%を結晶化させた第1の結晶質半導体膜を形成させ、前記第1の結晶質半導体膜にレーザービームを照射して形成させた第2の結晶質半導体膜をTFTの活性層としたことを特徴とする半導体装置。

【請求項15】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理により、TFTの活性層となる領域の94～99%を結晶化させた第1の結晶質半導体膜を形成させ、前記第1の結晶質半導体膜にレーザービームを照射して形成させた第2の結晶質半導体膜をTFTの活性層としたことを特徴とする半導体装置。

【請求項16】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理により、TFTの活性層となる領域のうち非晶質領域の総面積が前記TFTの活性層となる領域の面積に対して1～6%である第1の結晶質半導体膜を形成させ、前記第1の結晶質半導体膜にレーザービームを照射して形成させた第2の結晶質半導体膜をTFTの活性層としたことを特徴とする半導体装置。

【請求項17】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理により、TFTの活性層となる領域のうち非晶質領域の総面積が前記TFTの活性層となる領域の面積に対して1～6%である第1の結晶質半導体膜を形成させ、前記第1の結晶質半導体膜にレーザービームを照射して形成させた第2の結晶質半導体膜をTFTの活性層としたことを特

徴とする半導体装置。

【請求項18】 非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理により、TFTの活性層となる領域に於いて、非晶質領域の各々の面積は10μm<sup>2</sup>以下であり、かつ、少なくとも1つの非晶質領域の面積は0.3μm<sup>2</sup>以上である第1の結晶質半導体膜を形成させ、前記第1の結晶質半導体膜にレーザービームを照射して形成させた第2の結晶質半導体膜をTFTの活性層としたことを特徴とする半導体装置。

【請求項19】 請求項14乃至18のいずれか一項に於いて、前記金属元素は、Ni、Pd、Pt、Cu、Ag、Au、Al、In、Sn、Pb、P、As、Sbから選ばれた一種または複数種類の元素であることを特徴とする半導体装置。

【請求項20】 請求項14乃至18のいずれか一項に於いて、前記金属元素は、8族、1B族、3B族、4B族、5B族元素から選ばれた一種または複数種類の元素であることを特徴とする半導体装置。

【請求項21】 請求項14乃至20のいずれか一項に於いて、前記半導体装置は、液晶表示装置、またはイメージセンサであることを特徴とする半導体装置。

【請求項22】 請求項14乃至20のいずれか一項に於いて、前記半導体装置は、携帯電話、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、パーソナルコンピュータ、DVDプレイヤー、電子書籍、または携帯型情報端末であることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜トランジスタ（以下、TFTと言う）で構成された回路を有する半導体装置及びその作製方法に関する。例えば、液晶表示装置に代表される電気光学装置、及び電気光学装置を部品として搭載した電気機器の構成に関する。なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、上記電気光学装置及び電気機器もその範疇にあるとする。

【0002】

【従来の技術】近年、ガラス等の絶縁基板上に形成された非晶質半導体膜に対し、加熱、またはレーザーアニール、または加熱とレーザーアニールの両方を行ない、結晶化させたり、結晶性を向上させる技術が広く研究されている。上記半導体膜には珪素膜がよく用いられる。

【0003】上記技術により得られた結晶性半導体膜は結晶質半導体膜と呼ばれる。結晶質半導体膜は、非晶質半導体膜と比較し、非常に高い移動度を有する。このため、結晶質半導体膜を利用すると、例えば、従来の非晶質半導体膜を使って作製した半導体装置では実現できなかったモノリシック型の液晶電気光学装置（一枚の基板

上に、画素駆動用と駆動回路用の薄膜トランジスタ(TFT)を作製した半導体装置)が作製できる。

【0004】このように、結晶質半導体膜は、非晶質半導体膜と比較し、非常に特性の高い半導体膜である。これが、上記研究の行われる理由である。例えば、加熱による非晶質半導体膜の結晶化を行なうには、600℃以上の加熱温度と10時間以上、好ましくは20時間以上の加熱時間が必要であった。この結晶化条件に耐える基板には、例えば、石英基板がある。しかしながら、石英基板は高価で加工性に乏しく、特に大面積に加工するのは非常に困難であった。基板の大面積化は特に量産効率を上げるためには必要不可欠な要素である。近年、量産効率の向上のために基板を大面積化する動きが著しく、新しく建設される量産工場のラインは、基板サイズ600×720mmが標準となりつつある。

【0005】このような大面積基板に石英基板を加工することは現在の技術では難しく、たとえてきたとしても産業として成り立つ価格には今のところならない。大面積基板を容易に作製できる材料に、例えばガラスがある。ガラス基板には、例えばコーニング7059と呼ばれているものがある。コーニング7059は非常に安価で加工性に富み、大面積化も容易である。しかしながら、コーニング7059は歪点温度が593℃であり、600℃以上の加熱には問題があった。

【0006】ガラス基板の1つに、歪点温度が比較的高いコーニング1737というものがある。これの歪点温度は667℃と高い。これに非晶質半導体膜を成膜し、600℃、20時間の雰囲気中にと、作製工程に影響するほどの基板の変形はなかった。しかしながら、20時間の加熱時間は量産工程としては長すぎ、加熱温度600℃は、コストの面から考えると、少しでも低い方が好ましかった。

【0007】このような問題を解決するため、新しい結晶化の方法が考案された。前記方法の詳細は特開平7-183540に記載されている。ここで、前記方法を簡単に説明する。まず、非晶質半導体膜にニッケルまたは、パラジウム、または鉛等の元素を微量に導入する。導入の方法は、プラズマ処理や蒸着、イオン注入、スパッタ法、溶液塗布等を利用すればよい。前記導入の後、例えば550℃の窒素雰囲気中に4時間、非晶質半導体膜を置くと、特性の良好な結晶質半導体膜が得られる。結晶化に最適な加熱温度や加熱時間等は、前記元素の導入量や、非晶質半導体膜の状態による。

【0008】以上、加熱による非晶質半導体膜の結晶化の方法の例を記した。一方、レーザアニールによる結晶化は、基板の温度を余り上昇させずに、非晶質半導体膜にのみ高いエネルギーを与えることが出来るため、歪点の低いガラス基板には勿論、プラスチック基板等にも用いることが出来る。

【0009】レーザアニールに用いられるレーザの種類

はXeClエキシマレーザ、KrFエキシマレーザ等が挙げられる。出力の大きい、エキシマレーザのパルスレーザビームを被照射面において、数cm角の四角いスポットや、長さ10cm以上の線状となるように光学系にて加工し、レーザビームを走査させて(あるいはレーザビームの照射位置を被照射面に対し相対的に移動させて)、レーザアニールを行なう方法が量産性が高く工業的に優れているため、好んで使用されている。

【0010】特に、照射面に於けるレーザビームの形状が線状であるビーム(以下線状ビームと表記する)を用いると、前後左右の走査が必要なスポット状のレーザビームを用いた場合とは異なり、線状ビームの線方向に直角な方向だけの走査で被照射面全体にレーザビームを照射することができるため、量産性が高い。線方向に直角な方向に走査するのは、それが最も効率の良い走査方向であるからである。この高い量産性により、現在レーザアニールにはパルス発振のエキシマレーザを適当な光学系で加工した線状ビームを使用することが主流になりつつある。

【0011】また、非晶質半導体膜に対し、加熱による結晶化を行なった後にレーザアニールによる結晶化を行なう方法もある。この方法を行なうと、加熱またはレーザアニールのどちらかだけで結晶化を行なう場合より半導体膜としての特性が向上する場合がある。

【0012】

【発明が解決しようとする課題】より高い電気的特性をもつ半導体膜を得るために、例えば、非晶質半導体膜に対し、加熱による結晶化を行なった後に、更にレーザアニールを行なう方法がある。前記方法を用いると、加熱またはレーザアニールのどちらか一方だけで結晶化を行なう場合より、半導体膜としても特性を向上させることが出来る。高い電気的特性を得るためには、加熱条件とレーザアニール条件を最適化する必要がある。前記方法をを用いて得られた結晶質半導体膜を薄膜トランジスタ(TFT)の活性層とすれば、TFTの電気的特性は大きく向上するが、同時に電気的特性のばらつきが顕著になる場合もあった。そこで、本発明は加熱処理後の結晶質半導体膜に於ける結晶性のばらつきを所定の範囲内に収めることにより、前記結晶質半導体膜を基に作製したTFTの電気的特性のばらつきを抑えることを目的とする。

【0013】

【課題を解決するための手段】まず、非晶質珪素膜に加熱処理を行なう際の加熱時間を振った実験について述べる。5インチ角のガラス基板上にプラズマCVD装置により窒化酸化珪素膜100nm、非晶質珪素膜55nm成膜する。なお、本明細書中に於いて、窒化酸化珪素膜とはSiO<sub>x</sub>N<sub>y</sub>で表される絶縁膜であり、珪素、酸素、窒素を所定の割合で含む絶縁膜を指す。次に、特開平7-183540号公報に記載されたような方法を利

用し、酢酸ニッケル水溶液（重量換算濃度5ppm、体積5ml）を前記非晶質珪素膜表面にスピンコートにて塗布し、温度500℃の窒素雰囲気中で1時間、更に温度550℃の窒素雰囲気中で4時間、または8時間、または12時間加熱した。これにより非晶質珪素膜は結晶質珪素膜に変化した。前記結晶質珪素膜を光学顕微鏡の明視野透過モード500倍で観察したものを図1(a)、図1(b)、図1(c)に示す。図1(a)は550℃4時間加熱した写真、図1(b)は550℃8時間加熱した写真、図1(c)は550℃12時間加熱した写真である。この条件での加熱による結晶化では、結晶化領域（図5(b)5001；白い領域）と非晶質領域（図5(b)5002；黒い領域）とが混在している。そこで、非晶質領域の面積を画像処理により解析する。なお、本明細書中では、外周を結晶質の領域で囲まれている非晶質部分を非晶質領域と呼称する。

【0014】ここで、画像処理の方法について説明する。図1(a)の結晶質珪素膜の写真を改めて図2(a)に示す。非晶質領域と結晶化領域に分離するため、前記写真に対して画像処理を行ない2階調化する。前記写真を直接2階調化する方法もあるが、写真撮影の際のレンズによる明暗の影響が強く現れてしまうことがある。前記明暗の影響を抑えるために、前記写真をRGB（赤、緑、青）やCMYK（シアン、マゼンダ、黄、黒）など、各チャンネルに分離してから2階調化する方法が良い。前記写真ではRGBで分離する方法を用いると、画像処理を容易に行なうことが出来た。

【0015】前記写真をRチャンネル、Gチャンネル、Bチャンネルの3チャンネルに分離し、それぞれの写真を図2(b)、図3(a)、図3(b)に示す。分離した各チャンネルの写真に基づく階調（濃度）ヒストグラムを図4に示す。RチャンネルとBチャンネルではピークが1つしか現れていないが、Gチャンネルではピークが2つ現れていることから、Gチャンネルのみ非晶質領域と結晶化領域の分離が出来ていることがわかる。そこで、Gチャンネル画像を図4で示した2つのピークの間に存在する極小値で分離して2階調化したものを図5(a)に示す。このようにして、図2(a)で示した非晶質領域を有する結晶質珪素膜を、結晶化領域と非晶質領域に分離することが出来た。

【0016】そして、図1(a)～(c)に、図2(a)に行なったものと同様の画像処理を行ない、非晶質領域の面積をソフトを用いて計算した。加熱時間と、珪素膜総面積に対する加熱処理後の前記非晶質領域の総面積との関係を表したのが図6(a)である。図6(a)より、加熱時間が長い程、非晶質領域の総面積の割合が低くなっている。

【0017】また、図5(a)に於ける各々の非晶質領域の面積をソフトを用いて計算し、図6(b)に示す。図6(b)は確率統計分布図であり、横軸は非晶質領域

の面積を示し、縦軸は確率を示している。また、図6(b)中の○は4時間、△は8時間、×は12時間加熱したものの非晶質領域の面積を示している。図6(b)より、4時間加熱したものには $1.0\mu\text{m}^2$ 以上の非晶質領域が存在しているが、8時間加熱したものや12時間加熱したものには存在していない。更に、4時間加熱したものは他の場合に比べて前記非晶質領域の面積のばらつきも大きい。

【0018】そして、それぞれの結晶質珪素膜に対してレーザアニールを行なう。前記結晶質珪素膜を基に薄膜トランジスタ(TFT)を作製してnチャンネルの電気的特性を測定した結果を図7の確率統計分布図に示す。図7で用いている記号○、△、×は図6(b)と同様の条件である。図7(a)は非晶質領域の面積に対する $V_{th}$ 、図7(b)は非晶質領域の面積に対するS値、図7(c)は非晶質領域の面積に対する移動度を示しており、4時間加熱したものは、8時間加熱したものや12時間加熱したものと比較して特性に大きなばらつきを生じている。つまり、図6(a)で示した珪素膜の全面積に対する非晶質領域の総面積の割合が高いと、電気的特性でばらつきが生じていることがわかる。また、図6(b)で示した4時間加熱したもので非晶質領域の面積にばらつきが生じていることと、図7で示した電気的特性でばらつきが生じていることとの相関が取れている。

【0019】次に、非晶質珪素膜に加熱処理を行なう際の加熱温度を振った実験について述べる。5インチ角のガラス基板上にプラズマCVD装置により窒化酸化珪素膜100nm、非晶質珪素膜5nm成膜した後、酢酸ニッケル水溶液（重量換算濃度10ppm、体積5ml）をスピンコートにて表面に塗布し、温度500℃の窒素雰囲気中で1時間、更に温度550℃、または温度575℃、または温度600℃の窒素雰囲気中で4時間加熱した。これにより前記非晶質珪素膜は結晶質珪素膜に変化した。前記結晶質珪素膜を光学顕微鏡の明視野透過モード500倍で観察したものを図8(a)、図8(b)、図8(c)に示す。図8(a)は550℃で加熱した写真、図8(b)は575℃で加熱した写真、図8(c)は600℃で加熱した写真である。

【0020】図8(a)～(c)に、図2(a)に行なったものと同様の画像処理を行ない、結晶質半導体膜を非晶質領域と結晶化領域に分離した。加熱温度と、珪素膜全面積に対する前記非晶質領域の総面積の割合との関係を図9(a)に示す。図9(a)より、加熱温度が高くなる程、非晶質領域は観察されなくなることが分かる。

【0021】また、前記画像処理により分離した非晶質領域の面積を確率統計分布図にしたものを図9(b)に示す。図9(b)中の○は加熱温度550℃、△は575℃、×は600℃で処理したものの確率統計分布を示している。図9(b)より、550℃で加熱したものや575℃で加熱したものには $0.3\mu\text{m}^2$ 以上の非晶質



領域が存在しているが、600℃で加熱したものには0.3 $\mu\text{m}^2$ 以上の非晶質領域は存在していない。

【0022】それぞれの結晶質珪素膜に対してレーザーパワーのエネルギー条件を振ってレーザーアニールを行なう。前記結晶質珪素膜を基に、TFETを作製してnチャネルの電気的特性を測定したものを図10、11に示す。図10(a)～(d)は温度500℃の窒素雰囲気中で1時間、更に温度550℃の窒素雰囲気中で4時間加熱したもの、図10(e)～(h)は温度500℃の窒素雰囲気中で1時間、更に温度575℃の窒素雰囲気中で4時間加熱したもの、図11(a)～(d)は温度500℃の窒素雰囲気中で1時間、更に温度600℃の窒素雰囲気中で4時間加熱したものであり、図10(a)、図10(e)、図11(a)はレーザーエネルギー密度に対する $V_{th}$ を示し、図10(b)、図10(f)、図11(b)はレーザーエネルギー密度に対する $S$ 値を示し、図10(c)、図10(g)、図11(c)はレーザーエネルギー密度に対する $Shifft$ を示し、図10(d)、図10(h)、図11(d)はレーザーエネルギー密度に対する移動度を示している。ここで $Shifft$ とは、ドレイン電流の立ち上がり時のゲート電圧値のことである。

【0023】図10、11を比較すると、温度500℃の窒素雰囲気中で1時間、更に温度600℃の窒素雰囲気中で4時間加熱して得られた結晶質半導体膜を基に作製されたTFETの電気的特性が最もレーザーパワーのエネルギー変動の影響を受けていることが分かる。つまり、図9、図11より、加熱処理後の結晶質珪素膜中に非晶質領域がほとんどないと、レーザーパワーのエネルギー変動によって電気的特性が大きく変動する。

【0024】以上に述べたように、非晶質半導体膜に対する加熱処理後、結晶化されなかった非晶質領域の総面積とTFETの電気的特性に相関があることが分かる。また、結晶化されなかった非晶質領域の面積とTFETの電気的特性にも相関があることが分かる。本発明は課題を解決するために、以下の手段を用いて、結晶性半導体膜を得る。

【0025】プラズマ処理や蒸着、スパッタ法、イオン注入、溶液塗布等を利用して非晶質半導体膜上に微量な元素（結晶化を助長する金属元素）を導入し、加熱処理を行なって前記非晶質半導体膜を結晶化させる。特に本発明では前記加熱処理に於いて、前記非晶質半導体膜全面を結晶化させるのではなく、1つのTFETの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFETの活性層となる領域の面積に対し、1.0～8.0%、好ましくは1.0～6.0%となる結晶質半導体膜を作製することが重要である。このことは、電気的特性の向上のために極めて重要である。但し、前記TFETの活性層となる領域は、前記金属元素を導入した領域からその周辺へと結晶成長が行われた領域内に作製さ

れるものとする。

【0026】前記1つのTFETの活性層となる領域の中に含まれる非晶質領域の総面積が活性層となる領域の面積に対し、1.0～8.0%、好ましくは1.0～6.0%であることが望ましいとした根拠について説明する。まず、下限値を1.0%としたことについて説明する。温度575℃の窒素雰囲気中で4時間加熱した後の非晶質領域の総面積は結晶質半導体膜の全面積の1.75%であり、温度600℃の窒素雰囲気中で4時間加熱した後の非晶質領域の総面積は結晶質半導体膜の全面積に対して0.00%であった。

【0027】また、図11より、温度600℃で加熱処理した結晶質半導体膜をレーザーアニールし、前記結晶質半導体膜を基にTFETを作製したときの電気的特性はレーザーアニール時のレーザーパワーのエネルギー変動に大きく影響を受けている。そのため、加熱処理後の非晶質領域の総面積は結晶質半導体膜の全面積の1.0%以上が必要である。しかし、局所的に前記結晶質半導体膜の表面観察を行なっても、観察領域に対し非晶質領域の総面積が1.0%以上となるのが望ましい。そこで、最小観察領域を1つのTFETの活性層となる領域とし、前記1つのTFETの活性層となる領域の中に含まれる非晶質領域の総面積は前記1つのTFETの活性層となる領域の面積に対して1.0%以上とするとした。

【0028】次に、前記1つのTFETの活性層となる領域の中に含まれる非晶質領域の総面積が活性層となる領域の面積に対し、上限値を8.0%、好ましくは6.0%としたことについて説明する。温度550℃の窒素雰囲気中で4時間加熱処理した後の非晶質領域の面積は結晶質半導体膜の全面積の9.25%であり、温度550℃の窒素雰囲気中で8時間加熱処理した後の非晶質領域の面積は結晶質半導体膜の全面積の5.63%であった。図7より、4時間加熱処理した結晶質半導体膜にレーザーアニールを行ない、前記結晶質半導体膜を基にTFETを作製したときの電気的特性はばらつきが大きくなることから、上限を8.0%、好ましくは6.0%とした。ここでも、下限値を決定した場合と同様の理由で、前記1つのTFETの活性層となる領域の中に含まれる非晶質領域の総面積を対象とする。

【0029】また、結晶化されなかった非晶質領域の面積とTFETの電気的特性にも相関があることから、前記非晶質半導体膜上に微量な元素（結晶化を助長する金属元素）を導入し、加熱処理を行なって前記非晶質半導体膜を部分的に結晶化させ、得られる非晶質領域の各々の面積が10.0 $\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が0.30 $\mu\text{m}^2$ 以上のものが存在する結晶質半導体膜を作製することが重要である。このことは、電気的特性のばらつきを抑えるために極めて重要である。但し、前記非晶質領域は前記TFETの活性層となる領域内であるものとする。

11

【0030】前記非晶質領域の面積の上限を $10.0\mu\text{m}^2$ としたのは、図9(b)および図10(a)～(d)で示したように、 $10.0\mu\text{m}^2$ 以上の非晶質領域を有する結晶質半導体膜にレーザアニールを行ない、前記結晶質半導体膜を基に作製したTFTの電気的特性のばらつきが非常に大きくなっているためである。しかし、図9(b)および図11から、非晶質領域の面積が $0.3\mu\text{m}^2$ 以下のものしかない場合は、加熱処理後にレーザアニールを行なった場合、レーザパワーのエネルギーにより、電気的特性が大きく変動する。そのため、前記非晶質領域の面積が $0.30\mu\text{m}^2$ 以上の非晶質領域が存在する必要がある。

【0031】上記の工程を経て作製された結晶質半導体膜を基に、半導体装置を作製する。半導体装置には、薄膜トランジスタ(TFT)、ダイオード、光センサ等があるが、いずれも前記結晶質半導体膜を基に作製出来る。

【0032】

【発明の実施の形態】本発明の実施の形態について説明する。

【0033】まず基板として、厚さ $0.7\text{mm}$ 、5インチ角のコーニング1737基板を用意した。基板にプラズマCVD装置を用いて、厚さ $200\text{nm}$ の窒化酸化珪素膜を成膜し、窒化酸化珪素膜表面に厚さ $50\text{nm}$ の非晶質珪素膜を成膜した。前記非晶質珪素膜上に結晶化を助長する元素を重量換算で $10\text{ppm}$ 含有させた溶液(体積 $5\text{ml}$ )を塗布し、基板を温度 $500^\circ\text{C}$ の窒素雰囲気中に1時間、更に温度 $550^\circ\text{C}$ の窒素雰囲気中で4時間の加熱を行なった。前記加熱処理により1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積は前記1つのTFTの活性層となる領域の面積に対し、 $1.0\sim 8.0\%$ となる結晶質珪素膜を得る。また、前記加熱処理により部分的に結晶化させた後の非晶質領域の各々の面積は、 $10.0\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が $0.30\mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。

【0034】図12に、照射面に於いてレーザビームの断面形状を線状に加工するための光学系の構成の例を示す。この構成は極めて一般的なものであり、あらゆる前記光学系は図12の構成に準じている。この構成は、照射面に於けるレーザビームの断面形状を線状に変換するだけでなく、同時に、照射面に於けるレーザビームのエネルギー均質化を果たすものである。

【0035】まず、図12の側面図について説明する。レーザ発振器1001から出たレーザビームは、シリンダリカルアレイレンズ1002aと1002bにより、レーザビームの進行方向に対し直角方向に分割される。前記方向を本明細書中では、縦方向と呼ぶことにする。前記縦方向は、光学系の途中でミラーが入ったとき、前記ミラーが曲げた光の方向に曲がるものとする。この構

12

成では、4分割となっている。これらの分割されたレーザビームは、シリンダリカルアレイレンズ1004により、いったん1つのレーザビームにまとめられる。ミラー1007で反射され、その後、ダブルレットシリンダリカルレンズ1008により、照射面1009にて再び1つのレーザビームに集光される。ダブルレットシリンダリカルレンズとは、2枚のシリンダリカルレンズで構成されているレンズのことを言う。これにより、線状レーザの幅方向のエネルギー均質化がなされ、幅方向の長さが決定される。

【0036】次に、図12の上面図について説明する。レーザ発振器1001から出たレーザビームは、シリンダリカルアレイレンズ1003により、レーザビームの進行方向に対して直角方向で、かつ、縦方向に対して直角方向に分割される。該方向を本明細書中では、横方向と呼ぶことにする。前記横方向は、光学系の途中でミラーが入ったとき、前記ミラーが曲げた光の方向に曲がるものとする。この構成では、7分割となっている。その後、シリンダリカルレンズ1004にて、レーザビームは照射面1009にて1つに合成される。これにより、線状レーザの長手方向のエネルギーの均質化がなされ、また前記線状レーザの長さが決定される。前記光学系を用いる際、現時点で代表的なレーザとしてはエキシマレーザ等が挙げられる。

【0037】また、出力の小さなレーザ発振器を使う場合は、例えば長さ $10.0\text{cm}$ の線状レーザに加工するにはエネルギー密度が十分でないため、基板全面を点光源で網羅するようにして照射する。その手段として、例えばガルバノメータを用いて照射する方法がある。前記方法の光学系の一例を図13に示す。

【0038】レーザ発振器1401から出たレーザビームはビームエキスパンダー1402によってビームサイズの小さなレーザビームとなり、更にガルバノメータ1403、 $f-\theta$ レンズ1404を経て基板1405に達している。ここで、ガルバノメータを用いて基板全面を網羅するようにして照射する方法について説明する。ガルバノメータ1403の回転により、基板上でレーザビームの到達する位置が移動し、前記ガルバノメータ1403が半周期回転し終わると、ステージが1408で示した方向に移動する。次にガルバノメータ1403の先程とは逆方向の回転により、基板上でレーザビームの到達する位置が移動し、前記ガルバノメータ1403が半周期回転し終わると、ステージが1408で示した方向に移動する。以上のように、ガルバノメータの回転とステージの移動を繰り返すことにより、基板全面を網羅するようにして照射することが出来る。但し、基板上で照射位置が移動しても $f-\theta$ レンズ1404により焦点は常に基板上に来ようになっている。前記光学系を用いる際の現時点で代表的なレーザ発振器としてはYAGレーザの第3高調波等が挙げられる。

【0039】以上のような方法で非晶質領域を有する結晶質半導体膜にレーザアニールを行なう。レーザアニール後の結晶質半導体膜は、TFTの活性層となる領域において99%以上結晶化している。前記結晶質半導体膜を基にTFTを作製すると、前記TFTの電気的特性のばらつきは少なくなる。

【0040】また、非晶質半導体膜として非晶質半導体膜や微結晶半導体膜があり、非晶質珪素膜のほか、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。

【0041】

【実施例1】本実施例は加熱処理を行なった後、XeClエキシマレーザを用いてレーザアニールを行なう場合について説明する。

【0042】基板として、厚さ0.7mm、5インチ角のコーニング1737基板を用意した。基板にプラズマCVD装置を用いて、厚さ200nmの窒化酸化珪素膜を成膜し、窒化酸化珪素膜表面に厚さ50nmの非晶質珪素膜を成膜した。前記非晶質珪素膜上に結晶化を助長する元素を含有させた溶液を塗布する。前記溶液として、例えば酢酸ニッケル溶液を用いる場合、前記酢酸ニッケル溶液（重量換算濃度10ppm、体積5ml）をスピコートにより膜上に全面に塗布する。

【0043】次に、基板を温度500℃の窒素雰囲気中に1時間、更に温度550℃の窒素雰囲気中に4時間の加熱を行なった。前記加熱処理により部分的に結晶化させた1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFTの活性層となる領域の面積に対し1.0~8.0%となる結晶質珪素膜を得る。また、前記加熱処理により部分的に結晶化させた後の非晶質領域の各々の面積は、10.0 $\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が0.30 $\mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。この後、ラムダ社のXeClエキシマレーザ（波長308nm、パルス幅30ns）L3308を使用してレーザアニールを行なう。このレーザ発振器はパルス発振レーザを発し、500mJ/パルスのエネルギーを出す能力を持っている。レーザビームのサイズは、レーザビームの出口で10×30mm（共に半値幅）である。前記XeClエキシマレーザを用い、図12のような光学系を経てレーザビームを線状レーザに加工し、レーザアニールを行なう。レーザアニール後の結晶質珪素膜は、TFTの活性層となる領域において99%以上結晶化している。

【0044】このようにして作製された結晶質珪素膜をTFTの活性層とすれば、TFTの電気的特性のばらつきは少なくなる。

【0045】【実施例2】本実施例は加熱処理を行なった後、KrFエキシマレーザを用いてレーザアニールを行なう場合について説明する。

【0046】実施例1と同様の方法で窒素酸化珪素膜、非晶質珪素膜を成膜し、前記非晶質珪素膜上に結晶化を助長する元素を含有させた溶液を塗布する。次に、基板を温度500℃の窒素雰囲気中に1時間、更に温度550℃の窒素雰囲気中に4時間の加熱を行なった。前記加熱処理により部分的に結晶化させた1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFTの活性層となる領域の面積に対し、1.0~8.0%となる結晶質半導体膜を得る。また、前記加熱処理により部分的に結晶化させた後の非晶質領域の各々の面積は、10.0 $\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が0.30 $\mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。この後、KrFエキシマレーザにより、図12に示すような方法でレーザアニールを行なう。

【0047】このようにして作製された珪素膜をTFTの活性層とすれば、TFTの電気的特性のばらつきは少なくなる。

【0048】【実施例3】本実施例は加熱処理を行なった後、ArFエキシマレーザを用いてレーザアニールを行なう場合について説明する。

【0049】実施例1と同様の方法で窒素酸化珪素膜、非晶質珪素膜を成膜し、前記非晶質珪素膜上に結晶化を助長する元素を含有させた溶液を塗布する。次に、基板を温度500℃の窒素雰囲気中に1時間、更に温度550℃の窒素雰囲気中に4時間の加熱を行なった。前記加熱処理により部分的に結晶化させた1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFTの活性層となる領域の面積に対し、1.0~8.0%となる結晶質珪素膜を得る。また、前記加熱処理により部分的に結晶化させた後の非晶質領域の各々の面積は、10.0 $\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が0.30 $\mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。この後、ArFエキシマレーザにより、図12に示すような方法でレーザアニールを行なう。レーザアニール後の結晶質珪素膜は、TFTの活性層となる領域において99%以上結晶化している。

【0050】このようにして作製された結晶質珪素膜をTFTの活性層とすれば、TFTの電気的特性のばらつきは少なくなる。

【0051】【実施例4】本実施例は加熱処理を行なった後、YAGレーザの第3高調波を用いてレーザアニールを行なう場合について説明する。

【0052】実施例1と同様の方法で窒素酸化珪素膜、非晶質珪素膜を成膜し、前記非晶質珪素膜上に結晶化を助長する元素を含有させた溶液を塗布する。次に、基板を温度500℃の窒素雰囲気中に1時間、更に温度550℃の窒素雰囲気中に4時間の加熱を行なった。前記加熱処理により部分的に結晶化させた1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つの

TFTの活性層となる領域の面積に対し、1.0~8.0%となる結晶質珪素膜を得る。また、前記加熱処理により部分的に結晶化させた後の非晶質領域の各々の面積は、 $10.0\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が $0.30\mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。この後、YAGレーザの第3高調波により、図13に示すような方法でレーザアニールを行なう。レーザアニール後の結晶質珪素膜は、TFTの活性層となる領域において99%以上結晶化している。

【0053】このようにして作製された結晶質珪素膜をTFTの活性層とすれば、TFTの電気的特性のばらつきは少なくなる。

【0054】【実施例5】本実施例は非晶質珪素膜を結晶化させるときの加熱温度を $575^\circ\text{C}$ にした場合について説明する。

【0055】実施例1と同様の方法で窒素酸化珪素膜、非晶質珪素膜を成膜し、前記非晶質珪素膜上に結晶化を助長する元素を含有させた溶液を塗布する。次に、基板を温度 $500^\circ\text{C}$ の窒素雰囲気中に1時間、更に温度 $575^\circ\text{C}$ の窒素雰囲気中に4時間の加熱を行なった。前記加熱処理により部分的に結晶化させ1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFTの活性層となる領域の面積に対し、1.0~8.0%となる結晶質珪素膜を得る。また、前記加熱処理により部分的に結晶化させた後の非晶質領域の各々の面積は、 $10.0\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が $0.30\mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。

【0056】続いて、前記結晶質珪素膜に結晶性の向上のためにレーザアニールを行なう。レーザアニール後の結晶質珪素膜は、TFTの活性層となる領域において99%以上結晶化している。このようにして得られた結晶質珪素膜をTFTの活性層とすれば、TFTの電気的特性のばらつきは少なくなる。

【0057】【実施例6】本実施例を図14~図20を用いて説明する。ここでは表示領域の画素TFTと、表示領域の周辺に設けられる駆動回路のTFTを同一基板上に作製する方法およびそれを用いた表示装置について、作製工程に従って詳細に説明する。但し、説明を簡単にするために、制御回路ではシフトレジスタ回路、バッファ回路などの基本回路であるCMOS回路と、サンプリング回路を形成するnチャネル型TFTとを图示することにする。

【0058】図14(A)において、基板1500には低アルカリガラス基板や石英基板を用いることができる。本実施例では低アルカリガラス基板を用いた。この基板1500のTFTを形成する表面には、基板1500からの不純物拡散を防ぐために、酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの下地膜1501を形成

する。例えば、プラズマCVD法で $\text{SiH}_4$ 、 $\text{NH}_3$ 、 $\text{N}_2\text{O}$ から作製される酸化窒化珪素膜を $100\text{nm}$ 、同様に $\text{SiH}_4$ 、 $\text{N}_2\text{O}$ から作製される酸化窒化珪素膜を $200\text{nm}$ の厚さに積層形成する。

【0059】次に、 $20\sim150\text{nm}$ （好ましくは $30\sim80\text{nm}$ ）の厚さで非晶質構造を有する半導体膜1503aを、プラズマCVD法やスパッタ法などの公知の方法で形成する。本実施例では、プラズマCVD法で非晶質珪素膜を $55\text{nm}$ の厚さに形成した。非晶質構造を有する半導体膜としては、非晶質半導体膜や微結晶半導体膜があり、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。また、下地膜1502と非晶質珪素膜1503aとは同じ成膜法で形成することが可能であるので、両者を連続形成しても良い。下地膜を形成した後、一旦大気雰囲気中に晒さないことでその表面の汚染を防ぐことが可能となり、作製するTFTの特性バラツキやしきい値電圧の変動を低減させることができる。（図14(A)）

【0060】次いで、非晶質珪素膜1503a上に、結晶化を助長する金属元素（ニッケル、コバルト、ゲルマニウム、錫、鉛、パラジウム、鉄、銅から選ばれた一種または複数種の元素、代表的にはニッケル）を用いて加熱処理を行ない、結晶化を行なう。前記加熱処理により部分的に結晶化させ1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFTの活性層となる領域の面積に対し1.0~8.0%となる結晶質珪素膜を得る。また、前記加熱処理により部分的に結晶化させた後の非晶質領域の各々の面積は、 $10.0\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が $0.30\mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。（図14(B)）その後、レーザ結晶化を行なって、結晶質珪素膜1503bを形成する。レーザアニール後の結晶質珪素膜は、TFTの活性層となる領域において99%以上結晶化している。結晶化の工程に先立って、非晶質珪素膜の含有水素量にもよるが、 $400\sim500^\circ\text{C}$ で1時間程度の加熱処理を行ない、含有水素量を $5\text{atom}\%$ 以下にしてから結晶化させることが望ましい。（図14(C)）

【0061】そして、結晶質珪素膜1503bを島状に分割して、島状半導体層1504~1507を形成する。その後、プラズマCVD法またはスパッタ法により $50\sim100\text{nm}$ の厚さの酸化珪素膜によるマスク層1508を形成する。（図14(D)）

【0062】そしてレジストマスク1509を設け、nチャネル型TFTを形成する島状半導体層1505~1507の全面にしきい値電圧を制御する目的で $1\times 10^{16}\sim 5\times 10^{17}\text{atoms}/\text{cm}^2$ 程度の濃度でp型を付与する不純物元素としてボロン(B)を添加した。ボロン(B)の添加はイオンドーパ法で実施しても良いし、非晶質珪素膜を成膜するときと同時に添加しておくことも

できる。ここでのボロン(B)添加は必ずしも必要でないが、ボロン(B)を添加した半導体層1510~1512はnチャネル型TFTのしきい値電圧を所定の範囲内に収めるために形成することが好ましかった。(図14(E))

【0063】駆動回路のnチャネル型TFTのLDD領域を形成するために、n型を付与する不純物元素を島状半導体層1510、1511に選択的に添加する。そのため、あらかじめレジストマスク1513~1516を形成した。n型を付与する不純物元素としては、リン(P)や砒素(As)を用いれば良く、ここではリン(P)を添加すべく、フォスフィン(PH<sub>3</sub>)を用いたイオンドーパ法を適用した。形成された不純物領域1517、1518のリン(P)濃度は $2 \times 10^{16} \sim 5 \times 10^{19} \text{ atoms/cm}^3$ の範囲とすれば良い。本明細書中では、ここで形成された不純物領域1517~1519に含まれるn型を付与する不純物元素の濃度を( $n^+$ )と表す。また、不純物領域1519は、画素部の保持容量を形成するための半導体層であり、この領域にも同じ濃度でリン(P)を添加した。(図15(A))

【0064】次に、マスク層108をフッ酸などにより除去して、図14(E)と図15(A)で添加した不純物元素を活性化させる工程を行なう。活性化は、窒素雰囲気中で500~600℃で1~4時間の加熱処理や、レーザ活性化の方法により行なうことができる。また、両者を併用して行なっても良い。本実施例では、KrFエキシマのレーザビーム(波長248nm)を用い、線状レーザを形成して、発振周波数5~50Hz、エネルギー密度100~500mJ/cm<sup>2</sup>として線状レーザのオーバーラップ割合を80~98%として走査して、島状半導体層が形成された基板全面を処理した。尚、レーザビームの照射条件には何ら限定される事項はなく、実施者が適宜決定すれば良い。

【0065】そして、ゲート絶縁膜1520をプラズマCVD法またはスパッタ法を用いて10~150nmの厚さで珪素を含む絶縁膜で形成する。例えば、120nmの厚さで酸化珪化珪素膜を形成する。ゲート絶縁膜には、他の珪素を含む絶縁膜を単層または積層構造として用いても良い。(図15(B))

【0066】次に、ゲート電極を形成するために第1の導電層を成膜する。この第1の導電層は単層で形成しても良いが、必要に応じて二層あるいは三層といった積層構造としても良い。本実施例では、導電性の窒化物金属膜から成る導電層(A)1521と金属膜から成る導電層(B)1522とを積層させた。導電層(B)1522はタンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)から選ばれた元素、または前記元素を主成分とする合金か、前記元素を組み合わせた合金膜(代表的にはMo-W合金膜、Mo-Ta合金膜)で形成すれば良く、導電層(A)1521は窒化

タンタル(TaN)、窒化タングステン(WN)、窒化チタン(TiN)膜、窒化モリブデン(MoN)で形成する。また、導電層(A)1521は代替材料として、タングステンシリサイド、チタンシリサイド、モリブデンシリサイドを適用しても良い。導電層(B)は低抵抗化を図るために含有する不純物濃度を低減させると良く、特に酸素濃度に関しては30ppm以下とすると良かった。例えば、タングステン(W)は酸素濃度を30ppm以下とすることで $20 \mu\Omega\text{cm}$ 以下の比抵抗値を実現することができた。

【0067】導電層(A)1521は10~50nm(好ましくは20~30nm)とし、導電層(B)1522は200~400nm(好ましくは250~350nm)とすれば良い。本実施例では、導電層(A)1521に30nmの厚さの窒化タンタル膜を、導電層(B)1522には350nmのTa膜を用い、いずれもスパッタ法で形成した。このスパッタ法による成膜では、スパッタ用のガスのArに適量のXeやKrを加えておくと、形成する膜の内部応力を緩和して膜の剥離を防止することができる。尚、図示しないが、導電層(A)1521の下に2~20nm程度の厚さでリン(P)をドーパした珪素膜を形成しておくことは有効である。これにより、その上に形成される導電膜の密着性向上と酸化防止を図ると同時に、導電層(A)または導電層(B)が微量に含有するアルカリ金属元素がゲート絶縁膜1520に拡散するのを防ぐことができる。(図15(C))

【0068】次に、レジストマスク1523~1527を形成し、導電層(A)1521と導電層(B)1522とを一括でエッチングしてゲート電極1528~1531と容量配線1532を形成する。ゲート電極1528~1531と容量配線1532は、導電層(A)から成る1528a~1532aと、導電層(B)から成る1528b~1532bとが一体として形成されている。この時、駆動回路に形成するゲート電極1529、1530は不純物領域1517、1518の一部と、ゲート絶縁膜1520を介して重なるように形成する。(図15(D))

【0069】次いで、駆動回路のpチャネル型TFTのソース領域およびドレイン領域を形成するために、p型を付与する不純物元素を添加する工程を行なう。ここでは、ゲート電極1528をマスクとして、自己整合的に不純物領域を形成する。このとき、nチャネル型TFTが形成される領域はレジストマスク1533で被覆しておく。そして、ジボラン(B<sub>2</sub>H<sub>6</sub>)を用いたイオンドーパ法で不純物領域1534を形成した。この領域のボロン(B)濃度は $3 \times 10^{20} \sim 3 \times 10^{21} \text{ atoms/cm}^3$ となるようにする。本明細書中では、ここで形成された不純物領域1534に含まれるp型を付与する不純物元素の濃度を( $p^+$ )と表す。(図16(A))

【0070】次に、nチャネル型TFTにおいて、ソース領域またはドレイン領域として機能する不純物領域の形成を行なった。レジストのマスク1535~1537を形成し、n型を付与する不純物元素が添加して不純物領域1538~1542を形成した。これは、フォスフィン(PH<sub>3</sub>)を用いたイオンドープ法で行ない、この領域のリン(P)濃度を $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^2$ とした。本明細書中では、ここで形成された不純物領域1538~1542に含まれるn型を付与する不純物元素の濃度を(n')と表す。(図16(B))

【0071】不純物領域1538~1542には、既に前工程で添加されたリン(P)またはボロン(B)が含まれているが、それに比して十分に高い濃度でリン(P)が添加されるので、前工程で添加されたリン(P)またはボロン(B)の影響は考えなくても良い。また、不純物領域1538に添加されたリン(P)濃度は図17(A)で添加されたボロン(B)濃度の1/2~1/3なのでp型の導電性が確保され、TFTの特性に何ら影響を与えることはなかった。

【0072】そして、画素部のnチャネル型TFTのLDD領域を形成するためのn型を付与する不純物添加の工程を行なった。ここではゲート電極1531をマスクとして自己整合的にn型を付与する不純物元素をイオンドープ法で添加した。添加するリン(P)の濃度は $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^2$ であり、図15(A)および図16(A)と図16(B)で添加する不純物元素の濃度よりも低濃度で添加することで、実質的には不純物領域1543、1544のみが形成される。本明細書中では、この不純物領域1543、1544に含まれるn型を付与する不純物元素の濃度を(n'')と表す。(図16(C))

【0073】その後、それぞれの濃度で添加されたn型またはp型を付与する不純物元素を活性化するために加熱処理工程を行なう。この工程はファーンズアニール法、レーザアニール法、またはラビッドサーマルアニール法(RTA法)で行なうことができる。ここではファーンズアニール法で活性化工程を行なった。加熱処理は酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400~800℃、代表的には500~600℃で行なうものであり、本実施例では550℃で4時間の加熱処理を行なった。また、基板1500に石英基板のような耐熱性を有するものを使用した場合には、800℃で1時間の加熱処理としても良く、不純物元素の活性化と、該不純物元素が添加された不純物領域とチャネル形成領域との接合を良好に形成することができた。

【0074】この加熱処理において、ゲート電極1528~1531と容量配線1532形成する金属膜1528b~1532bは、表面から5~80nmの厚さで導電層(C)1528c~1532cが形成される。例え

ば、導電層(B)1528b~1532bがタングステン(W)の場合には窒化タングステン(WN)が形成され、タンタル(Ta)の場合には窒化タンタル(TaN)を形成することができる。また、導電層(C)1528c~1532cは、窒素またはアンモニアなどを用いた窒素を含むプラズマ雰囲気中にゲート電極1528~1531を晒しても同様に形成することができる。さらに、3~100%の水素を含む雰囲気中で、300~450℃で1~12時間の加熱処理を行ない、島状半導体層を水素化する工程を行なった。この工程は熱的に励起された水素により半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行なっても良い。(図16(D))

【0075】なお、本実施例のように島状半導体層が、非晶質珪素膜から金属元素を用いる結晶化の方法で作製された場合、島状半導体層中には微量の金属元素が残留した。勿論、そのような状態でもTFTを完成させることが可能であるが、残留する金属元素を少なくともチャネル形成領域から除去する方がより好ましかった。この金属元素を除去する手段の一つにリン(P)によるゲッタリング作用を利用する手段があった。ゲッタリングに必要なリン(P)の濃度は図16(B)で形成した不純物領域(n')と同程度であり、図16(D)に示す活性化工程の加熱処理により、nチャネル型TFTおよびpチャネル型TFTのチャネル形成領域から金属元素をゲッタリングすることができた。

【0076】また、金属元素を除去する手段は他にもあり、特に限定されない。例えば、島状半導体層を形成した後、酸素雰囲気中に対して3~10体積%の塩化水素を含ませた雰囲気中において、金属元素が残留した結晶質半導体膜に温度が800~1150℃(好ましくは900~1000℃)、処理時間が10分~4時間(好ましくは30分~1時間)である加熱処理を行なう。この工程により結晶質半導体膜中のニッケルは揮発性の塩化合物(塩化ニッケル)となって処理雰囲気中に離脱する。即ち、ハロゲン元素のゲッタリング作用によってニッケルを除去することが可能となる。

【0077】活性化および水素化の工程が終了したら、ゲート配線とする第2の導電膜を形成する。この第2の導電膜は低抵抗材料であるアルミニウム(Al)や銅(Cu)を主成分とする導電層(D)と、にチタン(Ti)やタンタル(Ta)、タングステン(W)、モリブデン(Mo)から成る導電層(E)とで形成すると良い。本実施例では、チタン(Ti)を0.1~2重量%含むアルミニウム(Al)膜を導電層(D)1545とし、チタン(Ti)膜を導電層(E)1546として形成した。導電層(D)1545は200~400nm(好ましくは250~350nm)とすれば良く、導電層(E)1546は50~200(好ましくは100~

21

150nm)で形成すれば良い。(図17(A))

【0078】そして、ゲート電極に接続するゲート配線を形成するために導電層(E)1546と導電層(D)1545とをエッチング処理して、ゲート配線1547、1548と容量配線1549を形成した。エッチング処理は最初にSiCl<sub>4</sub>とCl<sub>2</sub>とBCl<sub>3</sub>との混合ガスを用いたドライエッチング法で導電層(E)の表面から導電層(D)の途中まで除去し、その後リン酸系のエッチング溶液によるウェットエッチングで導電層(D)を除去することにより、下地との選択加工性を保ってゲート配線を形成することができた。(図17(B))

【0079】第1の層間絶縁膜1550は500~1500nmの厚さで酸化珪素膜または酸化窒化珪素膜で形成され、その後、それぞれの島状半導体層に形成されたソース領域またはドレイン領域に達するコンタクトホールを形成し、ソース配線1551~1554と、ドレイン配線1555~1558を形成する。図示していないが、本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜300nm、Ti膜150nmをスパッタ法で連続して形成した3層構造の積層膜とした。

【0080】次に、パッシベーション膜1559として、窒化珪素膜、酸化珪素膜、または窒化酸化珪素膜を50~500nm(代表的には100~300nm)の厚さで形成する。この状態で水素化処理を行なうとTFTの特性向上に対して好ましい結果が得られた。例えば、3~100%の水素を含む雰囲気中で、300~450℃で1~12時間の加熱処理を行なうと良く、あるいはプラズマ水素化法を用いても同様の効果が得られた。なお、ここで後に画素電極とドレイン配線を接続するためのコンタクトホールを形成する位置において、パッシベーション膜1559に開口部を形成しておいても良い。(図17(C))

【0081】その後、有機樹脂からなる第2の層間絶縁膜1560を1.0~1.5μmの厚さに形成する。有機樹脂としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB(ベンゾシクロブテン)等を使用することができる。ここでは、基板に塗布後、熱重合するタイプのポリイミドを用い、300℃で焼成して形成した。そして、第2の層間絶縁膜1560にドレイン配線1558に達するコンタクトホールを形成し、画素電極1561、1562を形成する。画素電極は、透過型液晶表示装置とする場合には透明導電膜を用いれば良く、反射型の液晶表示装置とする場合には金属膜を用いれば良い。本実施例では透過型の液晶表示装置とするために、酸化インジウムと酸化スズとの化合物からなる酸化物導電膜(ITO膜)を100nmの厚さにスパッタ法で形成した。(図18)

【0082】こうして同一基板上に、駆動回路のTFTと表示領域の画素TFTとを有した基板を完成させるこ

22

とができた。駆動回路にはpチャネル型TFT1601、第1のnチャネル型TFT1602、第2のnチャネル型TFT1603、表示領域には画素TFT1604、保持容量1605が形成した。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【0083】尚、図19は表示領域のほぼ一画素分を示す上面図である。図19で示すA-A'に沿った断面構造は、図19に示す表示領域の断面図に対応している。また、図19は、図14~図18の断面構造図と対応付けるため、共通の符号を用いている。ゲート配線1548は、図示されていないゲート絶縁膜を介してその下の半導体層1507と交差している。図示はしていないが、半導体層には、ソース領域、ドレイン領域、n<sup>+</sup>領域でなるLoff領域が形成されている。また、1563はソース配線1554とソース領域1624とのコンタクト部、1564はドレイン配線1558とドレイン領域1626とのコンタクト部、1565はドレイン配線1558と画素電極1561のコンタクト部である。保持容量1605は、画素TFT1604のドレイン領域1626から延在する半導体層1627とゲート絶縁膜を介して容量配線1532、1549が重なる領域で形成されている。

【0084】また、駆動回路のpチャネル型TFT1601には、島状半導体層1504にチャネル形成領域1606、ソース領域1607a、1607b、ドレイン領域1608a、1608bを有している。第1のnチャネル型TFT1602には、島状半導体層1505にチャネル形成領域1609、ゲート電極1529と重なるLDD領域1610(以降、このようなLDD領域をLovと記す)、ソース領域1611、ドレイン領域1612を有している。このLov領域のチャネル長方向の長さは0.5~3.0μm、好ましくは1.0~1.5μmとした。第2のnチャネル型TFT1603には、島状半導体層1506にチャネル形成領域1613、LD領域1614、1615、ソース領域1616、ドレイン領域1617を有している。このLDD領域はLov領域とゲート電極1530と重ならないLDD領域(以降、このようなLDD領域をLoffと記す)とが形成され、このLoff領域のチャネル長方向の長さは0.3~2.0μm、好ましくは0.5~1.5μmである。画素TFT1604には、島状半導体層1507にチャネル形成領域1618、1619、Loff領域1620~1623、ソースまたはドレイン領域1624~1626を有している。Loff領域のチャネル長方向の長さは0.5~3.0μm、好ましくは1.5~2.5μmである。さらに、容量配線1532、1549と、ゲート絶縁膜と同じ材料から成る絶縁膜と、画素TFT1604のドレイン領域1626に接続し、n型を付与する不純物元素が添加された半導体層1627とから保持容量1605が形成されている。また、本発明は本実施例に



示した保持容量の構造に限定される必要はない。例えば、本出願人による特願平9-316567号出願、特願平9-273444号出願または特願平10-254097号出願に記載された構造の保持容量を用いることもできる。

【0085】図18では画素TFT1604をダブルゲート構造としたが、シングルゲート構造でも良いし、複数のゲート電極を設けたマルチゲート構造としても差し支えない。

【0086】そして、上記アクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。図20に示すように、上記方法で作製した図18の状態のアクティブマトリクス基板に対し、配向膜1701を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂が多く用いられている。対向側の対向基板1702には、遮光膜1703、対向電極1704および配向膜1705を形成した。配向膜を形成した後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにした。そして、画素部と、CMOS回路が形成されたアクティブマトリクス基板と対向基板とを、公知のセル組み工程によってシール材（図示せず）や柱状スペーサ1707などを介して貼りあわせる。その後、両基板の間に液晶材料1706を注入し、封止剤（図示せず）によって完全に封止した。液晶材料には公知の液晶材料を用いれば良い。このようにして図20に示すアクティブマトリクス型液晶表示装置が完成した。

【0087】以上の様に、画素TFTおよび駆動回路が要求する仕様に応じて、各回路を構成するTFTの構造が最適化されたアクティブマトリクス型液晶表示装置を作製することができた。

【0088】なお、本実施例は、実施例1乃至5および実施例7および8のいずれか一と自由に組み合わせることが可能である。

【0089】[実施例7]本実施例では実施例6における結晶化工程に代えて、他の結晶化方法を用いた例を以下に図21を用いて示す。

【0090】まず、実施例6に従って、図21(A)の状態を得る。なお、図21(A)は図14(A)に相当する。

【0091】次いで、結晶化を助長する金属元素（ニッケル、コバルト、ゲルマニウム、錫、鉛、パラジウム、鉄、銅から選ばれた一種または複数種の元素、代表的にはニッケル）を用いて結晶化を行なう。具体的には、非晶質珪素膜表面に金属元素を保持させた状態で、加熱処理により結晶化を行なう（図示せず）。これにより、部分的に結晶化させ1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFTの活性層となる領域の面積に対し1.0〜8.0%となる結晶質珪素膜を得る。また、前記加熱処理により部分的に

結晶化させた後の非晶質領域の各々の面積は、 $1.0 \sim 0.30 \mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が $0.30 \mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。続いて、レーザアニールを行ない、結晶質珪素膜に変化させる。本実施例ではニッケル元素を含む水溶液（酢酸ニッケル水溶液）をスパッタ法で導入して、金属元素含有層1801を非晶質半導体膜1503aの全面に形成する。（図21(B)）また、本実施例ではスパッタ法でニッケルを導入する方法を用いたが、蒸着法などにより金属元素でなる薄膜（本実施例の場合はニッケル膜）を非晶質半導体膜上に形成する手段をとっても良い。

【0092】次いで、レーザアニールを行ない、結晶質珪素膜1802を形成した。（図21(C)）レーザアニール後の結晶質珪素膜は、TFTの活性層となる領域において99%以上結晶化している。

【0093】以降の工程は、実施例6に示した図14(C)以降の工程に従えば、図20に示す構造が得られる。

【0094】なお、本実施例のように島状半導体層が、非晶質珪素膜に金属元素を用いる結晶化の方法で作製された場合、島状半導体層中には微量の金属元素が残留した。勿論、そのような状態でもTFTを完成させることが可能であるが、残留する金属元素を少なくともチャネル形成領域から除去する方がより好ましかった。この金属元素を除去する手段の一つにリン(P)によるゲッタリング作用を利用する手段があった。ゲッタリングに必要なリン(P)の濃度は図17(B)で形成した不純物領域(n')と同程度であり、図16(D)に示す活性化工程の熱処理により、nチャネル型TFTおよびpチャネル型TFTのチャネル形成領域から金属元素をゲッタリングすることができた。

【0095】また、金属元素を除去する手段は他にもあり、特に限定されない。例えば、島状半導体層を形成した後、酸素雰囲気中に対して3〜10体積%の塩化水素を含ませた雰囲気中において、金属元素が残留した結晶質半導体膜に温度が800〜1150℃（好ましくは900〜1000℃）、処理時間が10分〜4時間（好ましくは30分〜1時間）である熱処理を行う。この工程により結晶質半導体膜中のニッケルは揮発性の塩化化合物（塩化ニッケル）となって処理雰囲気中に離脱する。即ち、ハロゲン元素のゲッタリング作用によってニッケルを除去することが可能となる。

【0096】また、金属元素を除去する手段を複数用いてもよい。また、島状半導体層を形成する前にゲッタリングを行なってもよい。

【0097】[実施例8]本実施例では実施例7における結晶化工程に代えて、他の結晶化方法を用いた例を以下に図22を用いて示す。

【0098】まず、実施例6に従って、図22(A)の



状態を得る。なお、図22(A)は図14(A)に相当する。

【0099】次いで、金属元素(本実施例ではニッケル)を含む水溶液(酢酸ニッケル水溶液)をスピコート法で塗布して、金属元素含有層1902を非晶質半導体膜1503aの全面に形成する。(図22(B))ここで使用可能な金属元素は、ニッケル(Ni)以外にも、ゲルマニウム(Ge)、鉄(Fe)、パラジウム(Pd)、スズ(Sn)、鉛(Pb)、コバルト(Co)、白金(Pt)、銅(Cu)、金(Au)、アルミニウム(Al)といった元素がある。

【0100】また、本実施例ではスピコート法でニッケルを添加する方法を用いたが、蒸着法やスパッタ法などにより金属元素でなる薄膜(本実施例の場合はニッケル膜)を非晶質半導体膜上に形成する手段をとっても良い。また、本実施例では金属元素含有層1902を非晶質半導体膜1503aの全面に形成した例を示したが、マスクを形成して選択的に金属元素含有層を形成する工程としてもよい。

【0101】次いで、500~650℃(好ましくは550~600℃)で6~16時間(好ましくは8~14時間)の熱処理を行なう。その結果、結晶化が進行し、結晶質半導体膜(本実施例では結晶質珪素膜)1902が形成される。(図22(C))これにより、部分的に結晶化させ1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が、前記1つのTFTの活性層となる領域の面積に対し1.0~8.0%となる結晶質珪素膜を得る。また、前記加熱処理により部分的に結晶化させた後の非晶質領域の各々の面積は、10.0 $\mu\text{m}^2$ 以下であり、かつ、少なくとも1つの非晶質領域の面積が0.30 $\mu\text{m}^2$ 以上のものが存在する結晶質珪素膜となる。なお、選択的に金属元素含有層を形成した場合においては、マスクの開口部を起点として概略基板と平行な方向(矢印で示した方向)に結晶化が進行し、巨視的な結晶成長方向が揃った結晶質珪素膜が形成される。

【0102】上記の方法で結晶化される結晶質珪素膜は、結晶化温度が低いため欠陥を多く含んでおり、半導体素子の材料としては不十分な場合がある。そこで、結晶質珪素膜の結晶性を向上させるため、レーザビームを該膜に照射して良好な結晶性を有する結晶質珪素膜1903を形成した。(図22(D))レーザアニール後の結晶質珪素膜は、TFTの活性層となる領域において99%以上結晶化している。

【0103】以降の工程は、実施例7に示した図14(C)以降の工程に従えば、図20に示す構造が得られる。

【0104】なお、実施例7と同様に、残留する金属元素を少なくともチャンネル形成領域から除去する方がより好ましかった。よって、実施例6に示した方法を用いてゲッターリングを行なうことが望ましい。

【0105】[実施例9]実施例6に示したアクティブマトリクス型液晶表示装置の構成を、図23の斜視図を用いて説明する。尚、図23は、図14~図19と対応付けるため、共通の符号を用いている。

【0106】図23においてアクティブマトリクス基板は、ガラス基板1500上に形成された、表示領域1706と、走査信号駆動回路1704と、画像信号駆動回路1705で構成される。表示領域には画素TFT1604が設けられ、周辺に設けられる駆動回路はCMOS回路を基本として構成されている。走査信号駆動回路1704と、画像信号駆動回路1705はそれぞれゲート配線1531とソース配線1554で画素TFT1604に接続している。また、FPC71が外部入力端子74に接続され、入力配線75、76でそれぞれの駆動回路に接続している。なお、1702は対向基板である。

【0107】[実施例10]本発明を実施して形成されたCMOS回路や画素部は様々な電気光学装置(アクティブマトリクス型液晶ディスプレイ、アクティブマトリクス型ECディスプレイ)に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本発明を実施できる。

【0108】その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター(リア型またはフロント型)、ヘッドマウントディスプレイ(ゴーグル型ディスプレイ)、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末(モバイルコンピュータ、携帯電話または電子書籍等)などが挙げられる。それらの一例を図24、図25及び図26に示す。

【0109】図24(A)はパーソナルコンピュータであり、本体3001、画像入力部3002、表示部3003、キーボード3004等を含む。本発明を画像入力部3002、表示部3003やその他の信号制御回路に適用することができる。

【0110】図24(B)はビデオカメラであり、本体3101、表示部3102、音声入力部3103、操作スイッチ3104、バッテリー3105、受像部3106等を含む。本発明を表示部3102やその他の信号制御回路に適用することができる。

【0111】図24(C)はモバイルコンピュータ(モバイルコンピュータ)であり、本体3201、カメラ部3202、受像部3203、操作スイッチ3204、表示部3205等を含む。本発明は表示部3205やその他の信号制御回路に適用できる。

【0112】図24(D)はゴーグル型ディスプレイであり、本体3301、表示部3302、アーム部3303等を含む。本発明は表示部3302やその他の信号制御回路に適用することができる。

【0113】図24(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体3401、表示部3402、スピーカ部340

3、記録媒体3404、操作スイッチ3405等を含む。なお、このプレーヤーは記録媒体としてDVD (Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行なうことができる。本発明は表示部3402やその他の信号制御回路に適用することができる。

【0114】図24(F)はデジタルカメラであり、本体3501、表示部3502、接眼部3503、操作スイッチ3504、受像部(図示しない)等を含む。本発明は表示部3502やその他の信号制御回路に適用することができる。

【0115】図25(A)はフロント型プロジェクターであり、投射装置3601、スクリーン3602等を含む。本発明は投射装置3601の一部を構成する液晶表示装置3808やその他の信号制御回路に適用することができる。

【0116】図25(B)はリア型プロジェクターであり、本体3701、投射装置3702、ミラー3703、スクリーン3704等を含む。本発明は投射装置3702の一部を構成する液晶表示装置3808やその他の信号制御回路に適用することができる。

【0117】なお、図25(C)は、図25(A)及び図25(B)中における投射装置3601、3702の構造の一例を示した図である。投射装置3601、3702は、光源光学系3801、ミラー3802、3804~3806、ダイクロイックミラー3803、プリズム3807、液晶表示装置3808、位相差板3809、投射光学系3810で構成される。投射光学系3810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図25(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0118】また、図25(D)は、図25(C)中における光源光学系3801の構造の一例を示した図である。本実施例では、光源光学系3801は、リフレクター3811、光源3812、レンズアレイ3813、3814、偏光変換素子3815、集光レンズ3816で構成される。なお、図25(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0119】ただし、図25に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置での適用例は図示していない。

【0120】図26(A)は携帯電話であり、本体3901、音声出力部3902、音声入力部3903、表示

部3904、操作スイッチ3905、アンテナ3906等を含む。本発明を音声出力部3902、音声入力部3903、表示部3904やその他の信号制御回路に適用することができる。

【0121】図26(B)は携帯書籍(電子書籍)であり、本体4001、表示部4002、4003、記憶媒体4004、操作スイッチ4005、アンテナ4006等を含む。本発明は表示部4002、4003やその他の信号回路に適用することができる。

【0122】図26(C)はディスプレイであり、本体4101、支持台4102、表示部4103等を含む。本発明は表示部4103に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角10インチ以上(特に30インチ以上)のディスプレイには有利である。

【0123】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例1~9のどのような組み合わせからなる構成を用いても実現することができる。

【0124】

【発明の効果】本発明の構成を採用することにより、以下に示すような基本的有意性を得ることが出来る。

(a)非品質半導体膜の結晶化または結晶性向上のための加熱処理後に、レーザアニールを行ない、得られた結晶質半導体膜を基にTFTを作製すると、前記TFTの電気的特性がレーザビームのエネルギーのばらつきに最も左右されない範囲である。

(b)前記結晶質半導体膜を用い、TFTを作製すると、前記TFTの電気的特性のばらつきが最も少ない範囲である。

【図面の簡単な説明】

【図1】(a)非品質珪素膜に加熱処理550℃で4時間行なった写真。(b)非品質珪素膜に加熱処理550℃で8時間行なった写真。(c)非品質珪素膜に加熱処理550℃で12時間行なった写真。

【図2】(a)光学顕微鏡にて明視野透過モードで表面を観察した写真。

(b) 図2(a)のRチャンネルに分離した写真。

【図3】(a) 図2(a)のGチャンネルに分離した写真。

(b) 図2(a)のBチャンネルに分離した写真。

【図4】図2(a)の各モードの階調(濃度)ヒストグラム。

【図5】(a) 図3(a)を2階調化した写真。

(b) 非品質領域と結晶領域を説明した図。

【図6】(a) 図1の非品質領域の確率統計分布図。

(b) 図1の非品質部分の各塊の面積の比率。

【図7】(a)非品質珪素膜に加熱処理を行なったときの加熱時間に対するV<sub>t</sub>hの確率統計分布図。

(b)非晶質珪素膜に加熱処理を行なったときの加熱時間に対するS値の確率統計分布図。

(c)非晶質珪素膜に加熱処理を行なったときの加熱時間に対する移動度の確率統計分布図。

【図8】(a)非晶質珪素膜に加熱処理550℃4時間行なった写真。

(b)非晶質珪素膜に加熱処理575℃4時間行なった写真。

(c)非晶質珪素膜に加熱処理600℃4時間行なった写真。

【図9】(a)図8の非晶質領域の確率統計分布図。

(b)図8の非晶質部分の各塊の面積の比率。

【図10】(a)～(d) 非晶質珪素膜に加熱処理550℃で4時間行ない、レーザパワーを振ってレーザアニールを行なったときの電気的特性を表す図。

(e)～(h) 非晶質珪素膜に加熱処理575℃で4時間行ない、レーザパワーを振ってレーザアニールを行なったときの電気的特性を表す図。

【図11】非晶質珪素膜に加熱処理600℃で4時間行ない、レーザパワーを振ってレーザアニールを行なったと

きの電気的特性を表す図。

【図12】線状ビームを形成する光学系の一例。

【図13】ガルバノメータとf- $\theta$ レンズを用いた光学系の一例。

【図14】本発明の作製工程の一例を示す図。

【図15】本発明の作製工程の一例を示す図。

【図16】本発明の作製工程の一例を示す図。

【図17】本発明の作製工程の一例を示す図。

【図18】本発明の作製工程の一例を示す図。

10 【図19】画素の上面図を示す図。

【図20】液晶表示装置の断面構造を示す図。

【図21】本発明の作製工程の一例を示す図。

【図22】本発明の作製工程の一例を示す図。

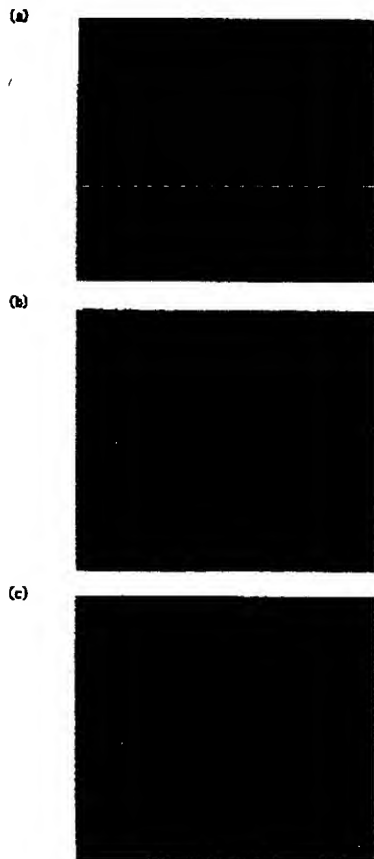
【図23】AM-LCDの概観を示す図。

【図24】電子機器の一例を示す図。

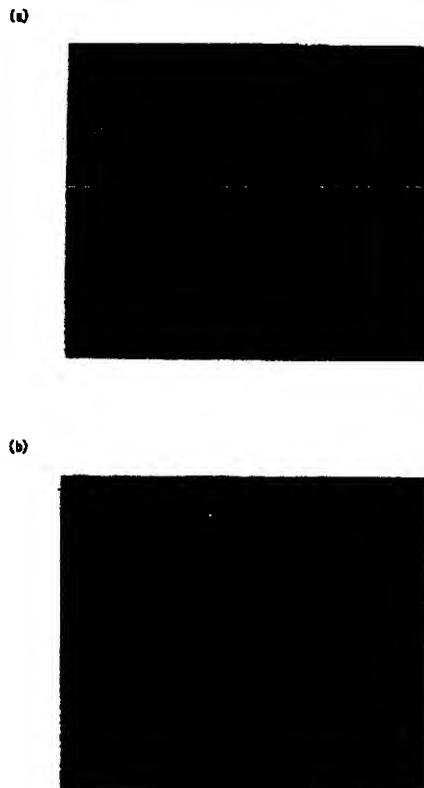
【図25】電子機器の一例を示す図。

【図26】電子機器の一例を示す図。

【図1】

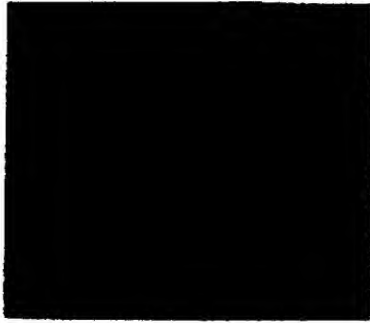


【図2】



【図3】

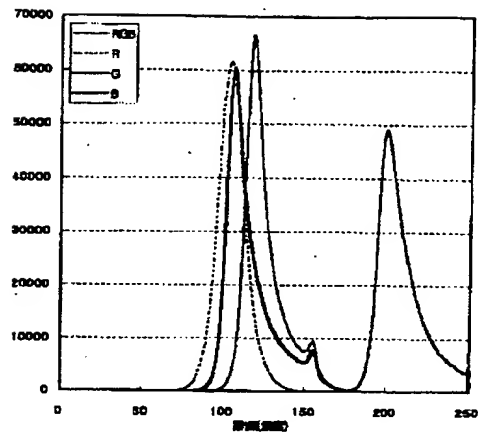
(a)



(b)

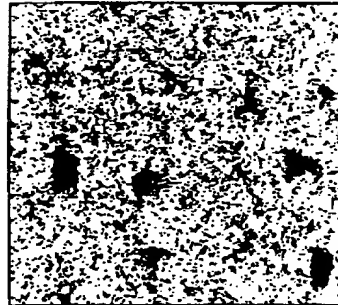


【図4】

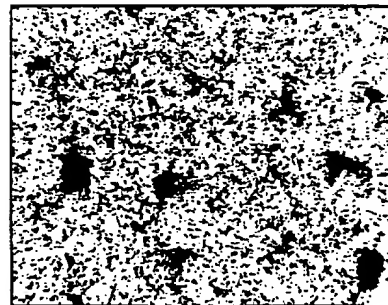


【図5】

(a)



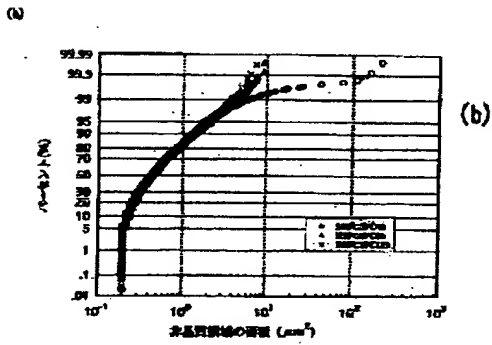
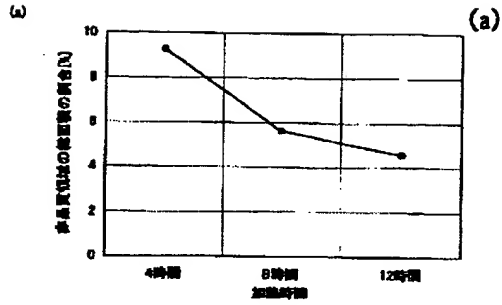
(b)



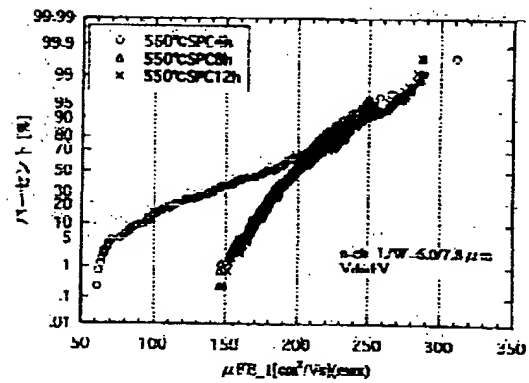
5001

5002

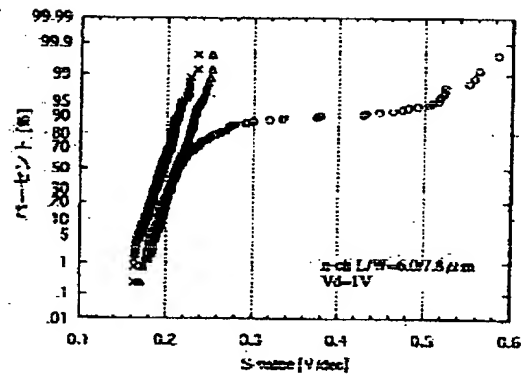
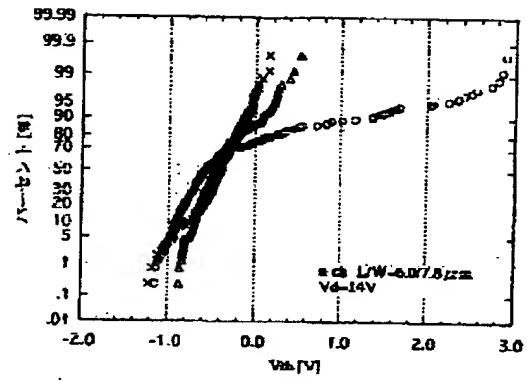
【図6】



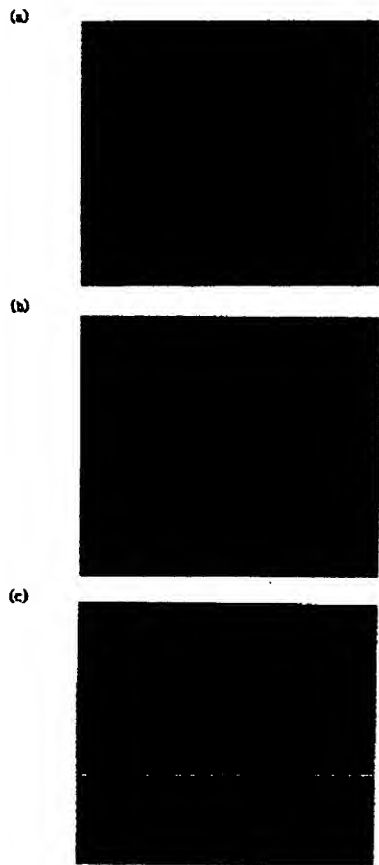
(c)



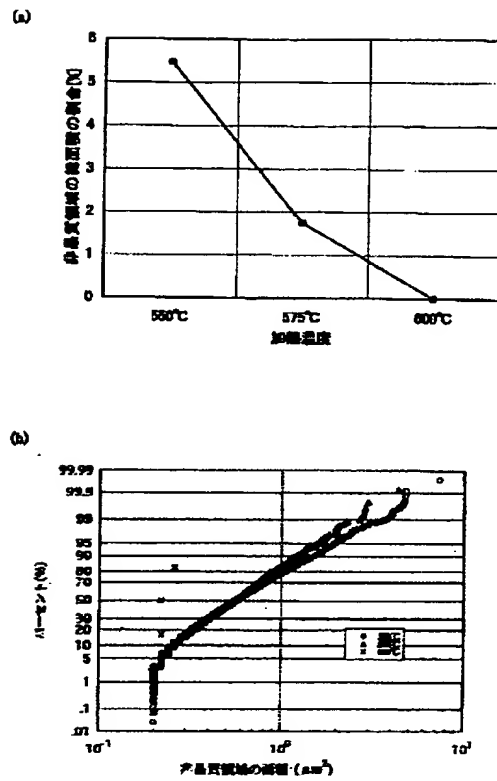
【図7】



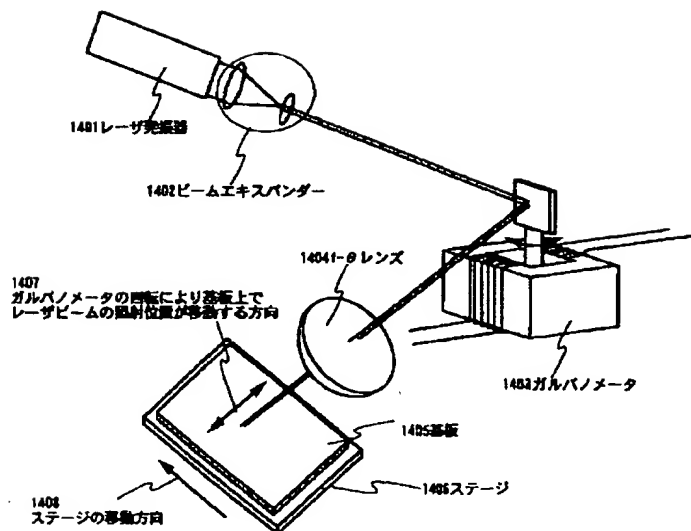
【図8】



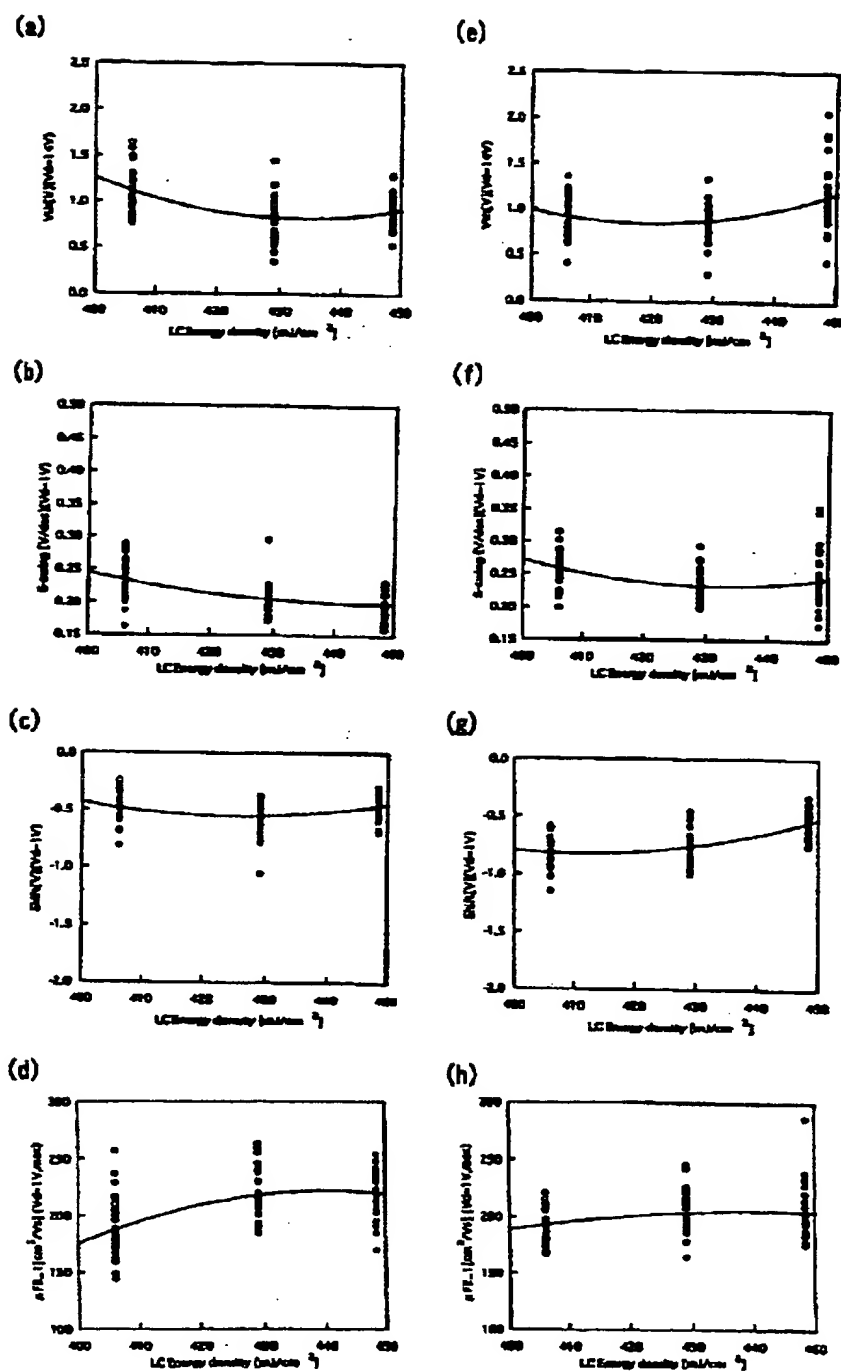
【図9】



【図13】

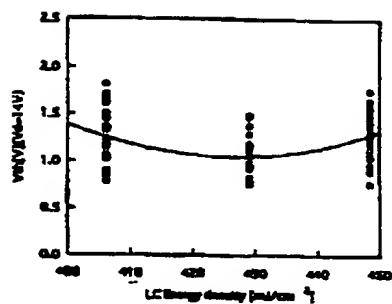


【図10】

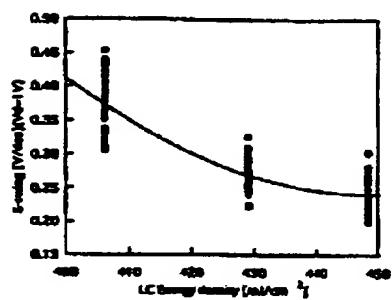


【図11】

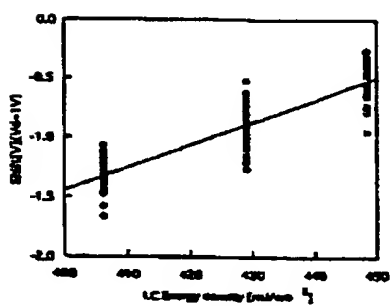
(a)



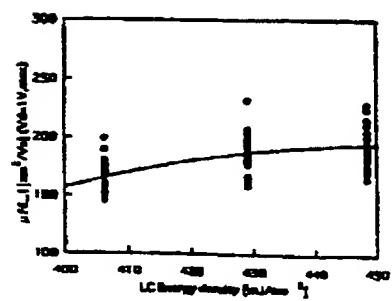
(b)



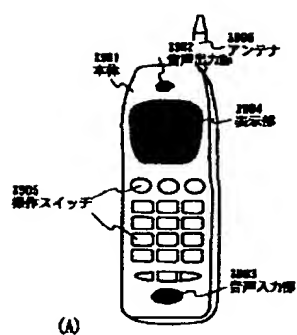
(c)



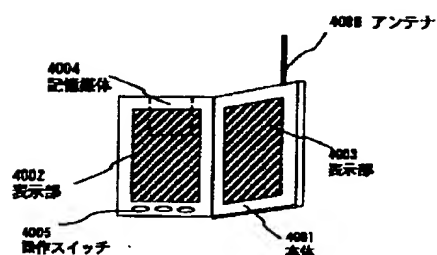
(d)



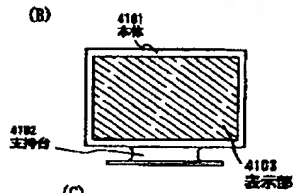
【図26】



(A)



(B)

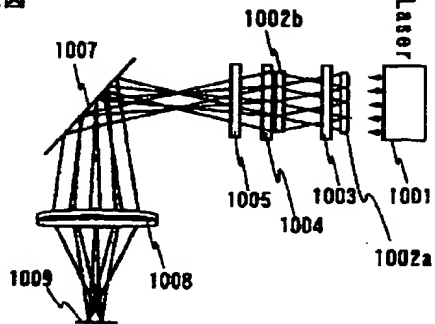


(C)

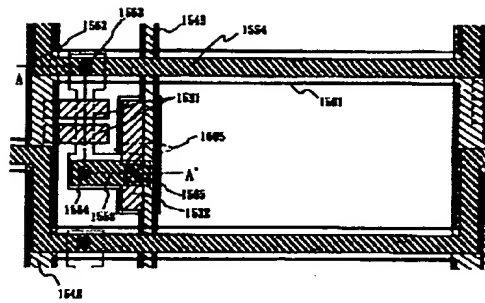


【図12】

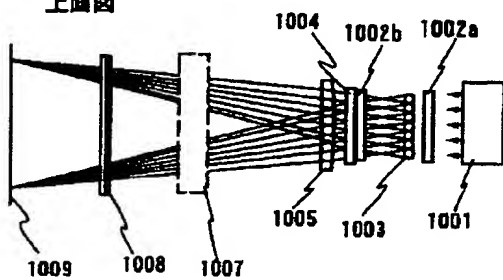
側面図



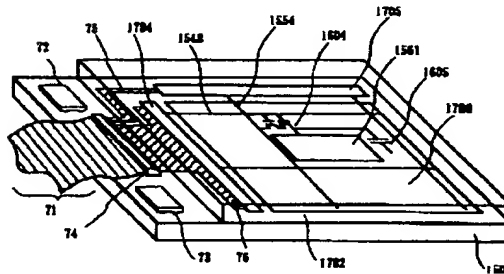
【図19】



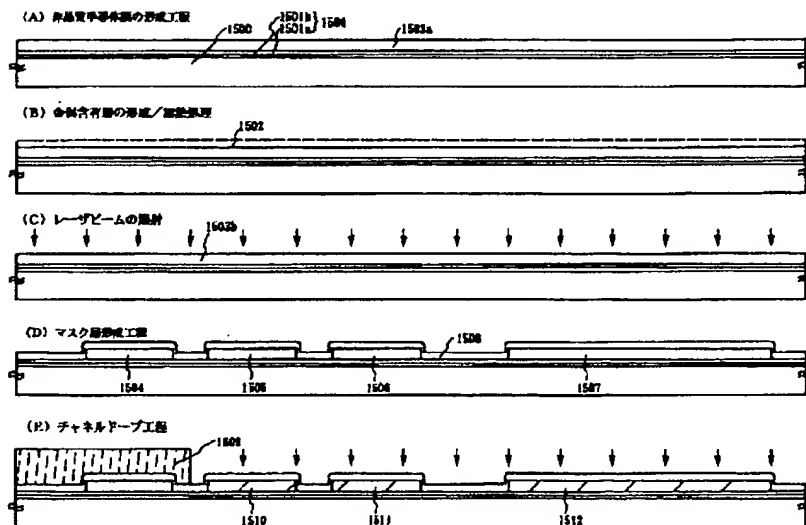
上面図



【図23】



【図14】



(A) α-Doping process

(B) Etching process

(C) Electrode formation process

(D) γ-ray irradiation process

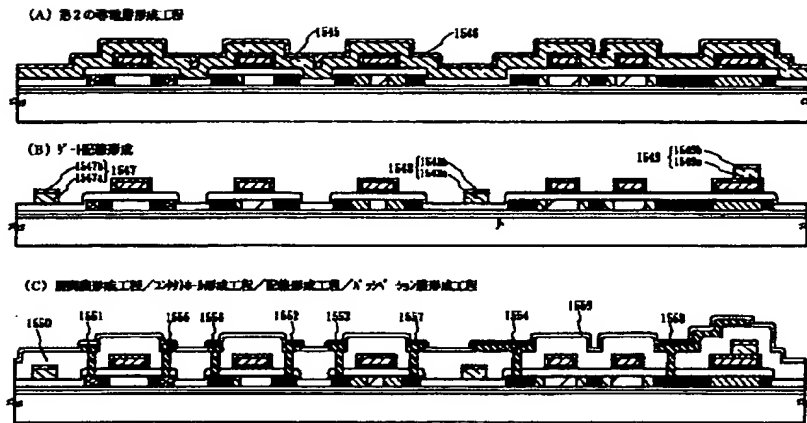
(A) p++-process

(B) n+-process

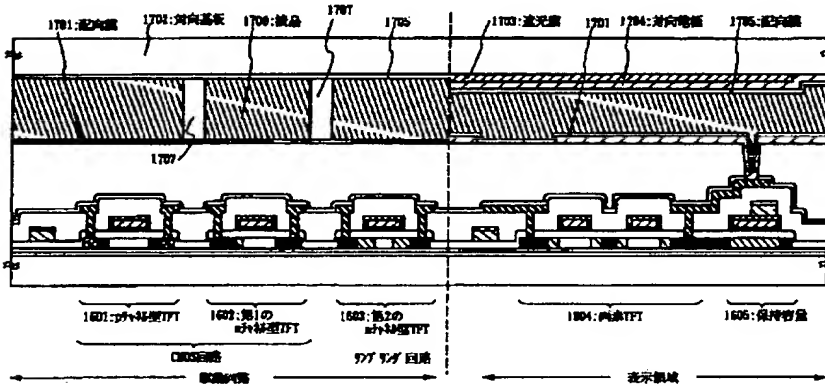
(C) n-process

(D) passivation process

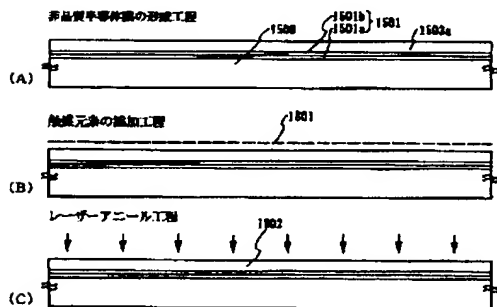
【図17】



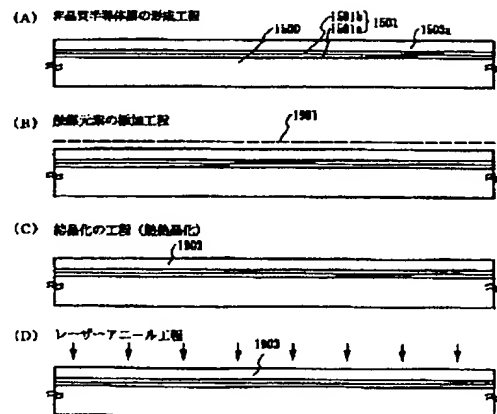
【図20】



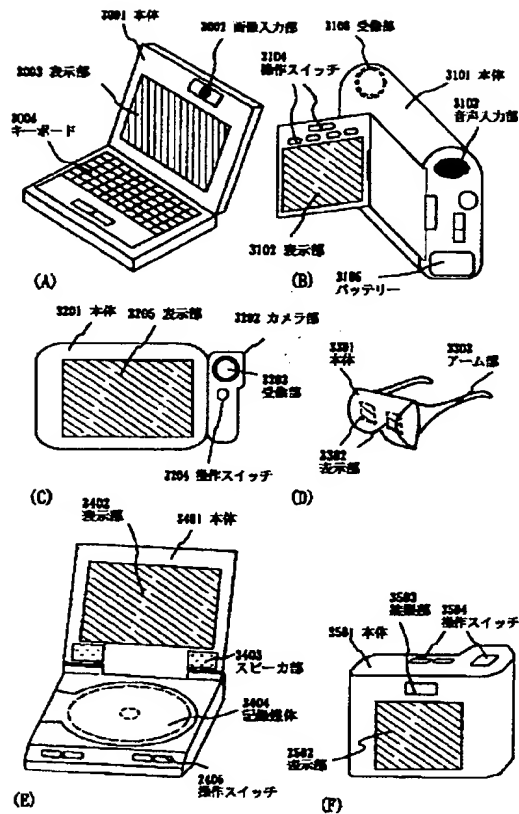
【図21】



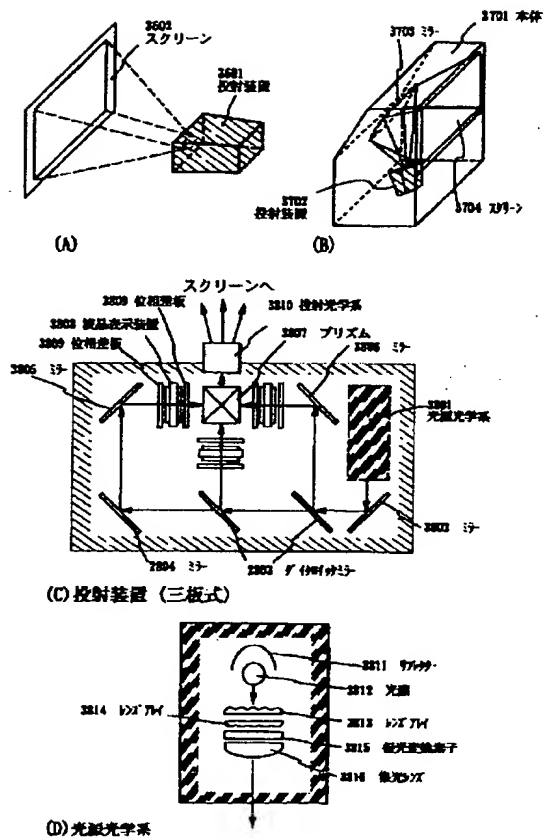
【図22】



【図24】



【図25】



フロントページの続き

(72)発明者 田中 幸一郎  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72)発明者 牧田 直樹  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内  
(72)発明者 土本 修平  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内